

# Manipulation auf der Spur – Baugruppen nach dem Reworkprozess

Thomas Kuhn, HTV Halbleiter-Test & Vertriebs-GmbH, Bensheim

*Die IT-Sicherheit einer elektronischen Baugruppe hängt nicht nur von deren Software, sondern auch maßgeblich von deren Hardware ab. Ist ein Angreifer in der Lage, bei der Hardware Änderungen vor der Auslieferung durchzuführen, kann er sich dadurch einen unbemerkten dauerhaften Zugriff auf die internen Abläufe der Baugruppe beschaffen. Eine Studie, die für das Bundesamt für Sicherheit in der Informationstechnik durchgeführt wurde, sollte klären, welche Unterschiede reparierte bzw. manipulierte Baugruppen nach einem Rework zeigen.*

Im Folgenden werden die Ergebnisse einer Studie der HTV GmbH vorgestellt, die für das Bundesamt für Sicherheit in der Informationstechnik durchgeführt wurde [1]. Neben der Erkennbarkeit von reparierten bzw. manipulierten Baugruppen sollte in der Studie auch geklärt werden, welche Untersuchungsverfahren dafür eingesetzt werden können und welche Verfahren die besten Analyseergebnisse erzielen. Die Analyse erfolgte an Testleiterplatten und an Leiterplatten von Mobiltelefonen.

## 1 Analyse und Test von Leiterplatten

Um die Änderungen an den Lötstellen beobachten und analysieren zu können, wurden in einem ersten Schritt Testleiterplatten mit SOP- (Small-Outline-

Package), BGA- (Ball-Grid-Array) und QFN- (Quad Flat No Leads) Bauteilen bestückt und deren Zustand, im Weiteren als Original bezeichnet, erfasst (Abb. 1). Anschließend wurden mittels zweier unterschiedlicher Reworksysteme (Abb. 2) drei von sechs Bauteilen eines Typs auf jeder Testleiterplatte getauscht (im Weiteren bezeichnet als Rework (A) und Rework (B)). Danach erfolgte ein Vergleich der Bereiche mit und ohne Rework auf den manipulierten Testleiterplatten mit dem Originalzustand.

### 1.1 Übersicht zu den Testleiterplatten

Die einzelnen Testleiterplatten (LP) stellen einen Nutzen von Sub-Leiterplatten mit Lötflächen für jeweils sechs Bauteile (BT) mit den Gehäusetypen SOP, QFN und BGA dar. Die Sub-Leiterplatten können bei Bedarf leicht aus der Testleiterplatte herausgetrennt werden. Da Leiterplatten mit BGA-Bauteilen standardmäßig ENIG- (Electroless-Nickel-Immersion-Gold) Lötflächen aufweisen, erhielten auch die Testleiterplatten ein ENIG-Finish. Die manipulierten Sub-Leiterplatten sind für die spätere Wiedererkennung mit ‚(m)‘ gekennzeichnet. J-BGA1(m) wäre dann der erste



Abb. 1: Verschiedene Bauteile – verlötet auf der Testleiterplatte (links: SOP, Mitte: BGA, rechts: QFN)

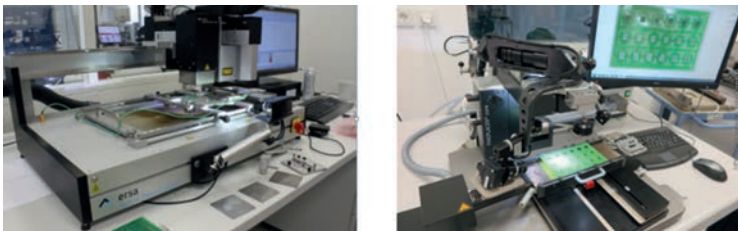


Abb. 2: Verwendete Reworksysteme (links: Ersa – HR 600/2, rechts: Finetech – Fineplacer Core)

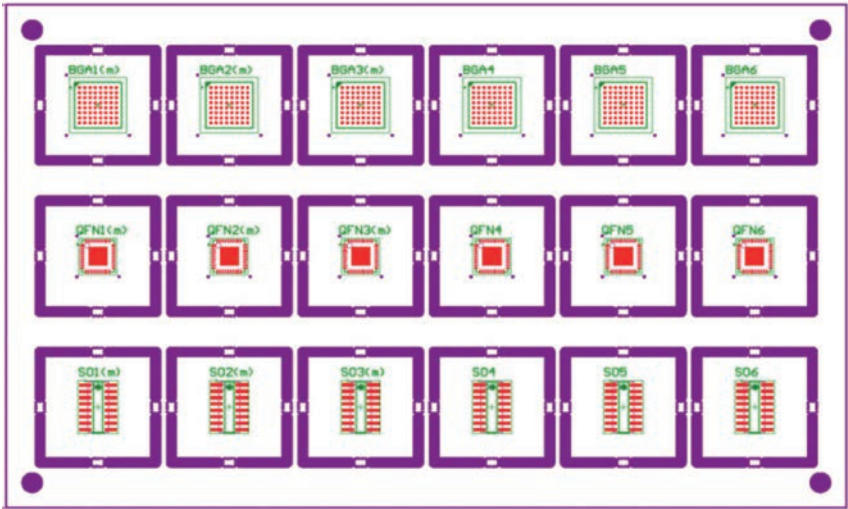


Abb. 3: Testleiterplatte mit Sub-Leiterplatten zum leichten Heraus-trennen einzelner Regionen

BGA, der manipuliert wird, auf der Testleiterplatte mit dem Buchstaben J.

1.2 Übersicht zu den Arbeitsschritten

Zur Manipulation wurden folgende Änderungen an den Bauteilen auf den Testleiterplatten durchgeführt:

- SOP: Pro LP drei Bauteile ablöten, LP reinigen, neues BT in Lotpaste dippen oder LP bedrucken und BT mit Anlage oder von Hand einlöten.
- BGA: Pro LP drei Bauteile ablöten, LP reinigen, neues BT oder altes BT mit Reballing in Flussmittel dippen und BT mit Anlage einlöten.
- QFN: Pro LP drei Bauteile ablöten, LP reinigen, neues BT mit Lotpaste bedrucken und BT mit Anlage einlöten.

1.3

Untersuchungsergebnisse  
visuell/mikroskopisch

Die Leiterplatten weisen bei beiden Herstellern nach dem Rework dunkle Verfärbungen und teilweise auch mechanische Verformungen auf (Abb. 4).

Die Pins der SOP-Bauteile zeigen sowohl bei der Handlötung als auch bei Rework (B) einen auffälligen Unterschied in der Lot-

menge. Während des Handlötens gelangte Lötzinn auf die Oberseite der Pins und bei Rework (B) wurde aufgrund zu großer Öffnungen in der Lotpastenscha-blone zu viel Lötzinn auf die Leiterplatte vor dem Lötprozess aufgetragen (Abb. 5).

Die BGA-Bauteile zeigen eine Verfärbung der Balls, wenn zusätzliches Flussmittel (z. B. IF8300) vor dem Lötprozess manuell auf die Balls aufgetragen wird. Wenn die Bauteile hingegen nur in eine Schale mit Flussmittel gedippt werden, besteht kein deutlicher

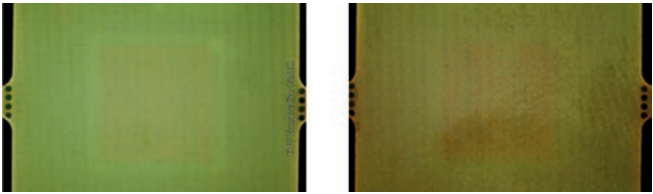


Abb. 4: Verfärbte Leiterplattenrückseite (links: Original, rechts: Verfärbung nach dem Rework)

Tab. 1: Lotmenge auf den SOP-Bauteilen

| Lotmenge<br>Reflow (A)                                  | Lotmenge<br>Handlöt (A)  | Lotmenge<br>Reflow (B)     |
|---------------------------------------------------------|--------------------------|----------------------------|
| →                                                       | ↑<br>(Zinn auch auf PIN) | ↑<br>(viel Zinn unter PIN) |
| Lotoberfläche: Veränderte Farbe, Flussmittelmrückstände |                          |                            |

Legende: → gleich, ↑ mehr, ↓ weniger

visueller Unterschied zwischen den manipulierten BGA-Balls und dem Original (Abb. 6).

Die QFN-Bauteile zeigten ebenfalls einen Unterschied in der Lotmenge nach dem Rework-Prozess – sowohl in der Gesamtmenge als auch an der Stirnseite (Abb. 7).

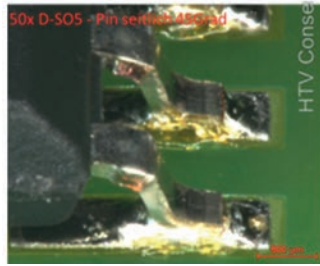
#### 1.4 Analyse von Schliffbildern

Mit Hilfe von Querschliffen durch ein Bauteil oder eine elektronische Baugruppe ist es möglich, in den seitlich aufgenommenen Schliffbildern das metallographische Feingefüge der Lötstelle zu analysieren, Materialanalysen durchzuführen und Schichtdicken zu vermessen. Abbildung 8 zeigt eine vergossene Sub-Leiterplatte mit BGA-Bauteil nach dem Polieren.

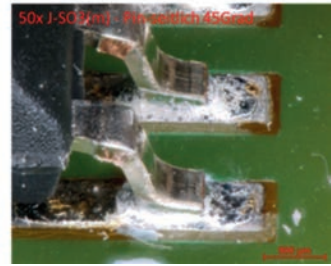
Wie in der visuellen Analyse weisen auch die SOP-Pins im Schliffbild einen Unterschied der Lotmenge im Vergleich zum Original auf. Während Rework (A) dem Original sehr nahekommt, zeigt Rework (B) eine deutlich größere Lotmenge auf den SOP-Pins. Bei den von Hand gelöteten Bauteilen sind Lotreste auf der Oberseite der Pins als dünne Schicht erkennbar (Abb. 9).

Im Schliffbild der BGA-Balls sind im metallographischen Feingefüge keine deutlichen Unterschiede

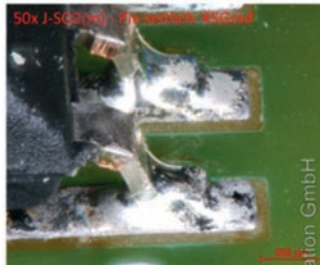
Original



Rework (A)



Handlötung (A)



Rework (B)

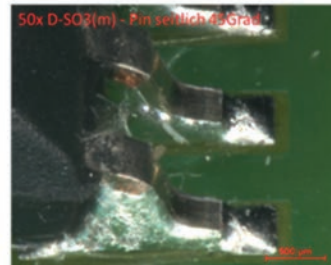
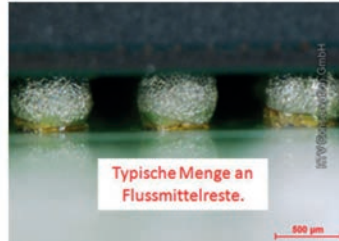


Abb. 5: Visuelle Analyse der SOP-Lötstellen

Original



Rework (A)

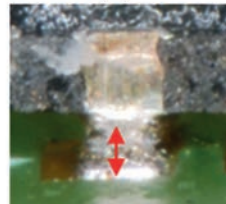


Abb. 6: Original-Balls (links) – Balls nach Rework mit manuell aufgetragenem Flussmittel (rechts)

Original



Rework (A)

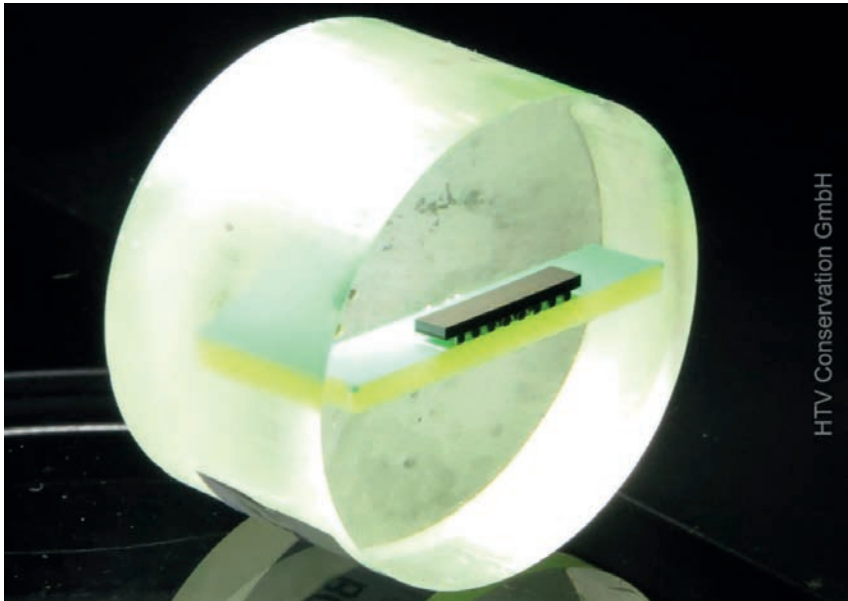


Rework (B)

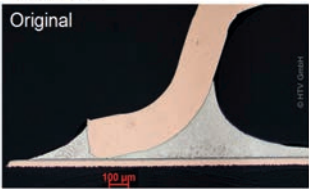


Abb. 7: Erkennbare Unterschiede in der Lotmenge bei den QFN-Bauteilen

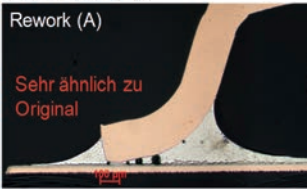
Abb. 8: Querschliff durch eine Sub-Leiterplatte mit BGA-Bauteil



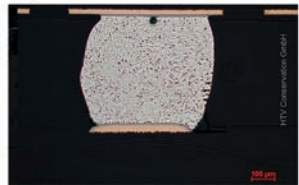
Original



Rework (A)



Original



Handlötung (A)



Rework (B)



Rework + Reballing

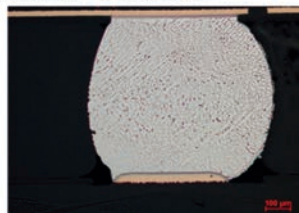


Abb. 9: Schliffbild durch die Lötstellen der SOP-Bauteile

Abb. 10: BGA-Balls im Schliffbild

zum Original erkennbar, da es sich in beiden Fällen um eine vergleichbare Zinn-Silber-Kupfer-Legierung handelt. Die Bauteile, an denen hingegen ein Reballing durchgeführt wurde, zeigen einen deutlichen Größenunterschied der Balls (Abb. 10).

Die Schliffbildanalyse in Abbildung 11 der QFN-Kontakte zeigt mehrere Auffälligkeiten. Zum einen ist, wie in Tabelle 2 ersichtlich, der Abstand zwischen Leiterplatte und Bauteilanschluss nach dem Rework

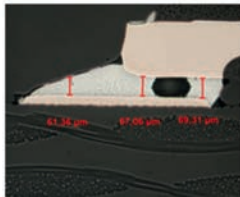
etwas größer, zum anderen hat sich beim Rework (A) das gesamte Lötzinn unter den QFN-Kontakt gezogen.

Tab. 2: Abstand zwischen Leiterplatte und QFN-Kontakt

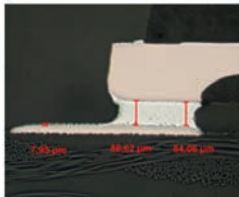
| Original  | Rework (A) | Rework (B) |
|-----------|------------|------------|
| ca. 68 µm | ca. 86 µm  | ca. 82 µm  |



Original



Rework (A)



Rework (B)

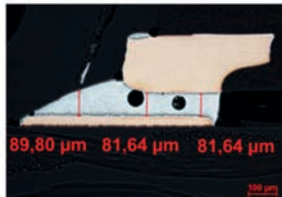


Abb. 11: QFN-Kontakte im Schliffbild

1.5 Analyse der intermetallischen Phase

Auf das Kupferträgermaterial von elektronischen Bauteilen und -gruppen werden unterschiedliche Oberflächenbeschichtungen (z. B. Zinn oder Gold) aufgebracht, die das Grundmaterial vor Korrosion und anderen Umgebungseinflüssen schützen und so für einen Erhalt der Lötbarkeit sorgen. Allerdings kann das Gold in Kupfer (auf der Leiterplatte) und das Kupfer in Zinn (auf dem elektronischen Bauteil) diffundieren. Für die Leiterplatte bedeutet das, dass nach kurzer Zeit keine schützende Goldoberfläche mehr vorhanden ist und für den elektrischen Kontakt des Bauteils, dass sich nach kurzer Zeit Kupfer in der Zinnbeschichtung befindet und dort eine intermetallische Phase (IMP) bildet. Die intermetallischen Phasen weisen einen höheren Schmelzpunkt auf als das Reinzinn und können im Lötprozess nicht mehr aufgeschmolzen werden. Um den Diffusionsprozessen entgegen zu wirken, bringen die Hersteller in der Regel eine Nickelsperrschicht zwischen Kupfer und der Oberflächenbeschichtung auf.

Tab. 3: Vermessung der intermetallischen Phase bei allen QFN-Bauteilen einer manipulierten Leiterplatte

| H-QFN Rework | BT-Pin     |         |
|--------------|------------|---------|
|              | IMP (SnCu) |         |
|              | Mean       | Stdabw. |
| H-QFN1 (m)   | 5,87       | 1,76    |
| H-QFN2 (m)   | 5,24       | 2,06    |
| H-QFN3 (m)   | 4,88       | 1,29    |
| H-QFN4       | 5,69       | 1,17    |
| H-QFN5       | 5,25       | 1,88    |
| H-QFN6       | 3,88       | 1,23    |

Auf QFN-Bauteilen existiert diese Nickelschicht aber nicht, daher eignen sich diese Bauteile besonders gut für die Analyse der IMP. Wie *Abbildung 12* veranschaulicht, wächst die IMP durch einen Lötprozess an. Beim Vergleich zwischen manipulierten und origi-

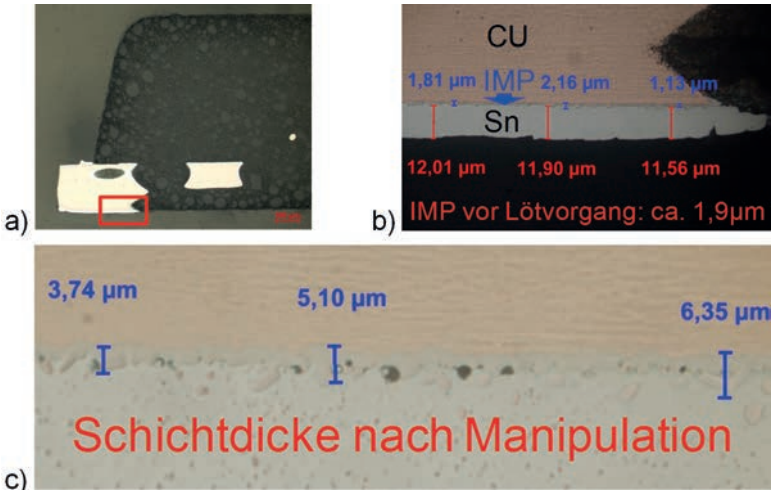
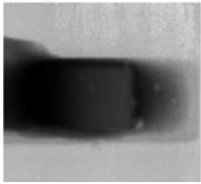
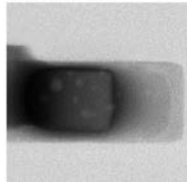


Abb. 12: Vermessung der intermetallischen Phase zwischen dem Kupfer des Trägermaterials und der Zinnbeschichtung am Rand eines QFN-Kontaktes (a: Schliffbild durch QFN-Kontakt, b: IMP vor der Manipulation, c: IMP nach Manipulation)

Original



Rework (A)



Rework (B)

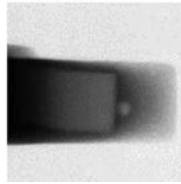


Abb. 13: Röntgenuntersuchungen der SOP-Kontakte

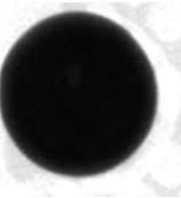
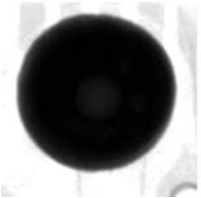
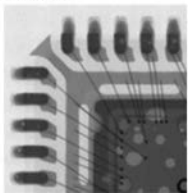
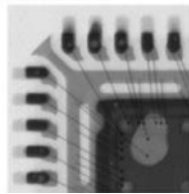


Abb. 14: Röntgenuntersuchungen der BGA-Balls (links: Original, Mitte: Rework A, rechts: Rework B)

Original



Rework (A)



Rework (B)

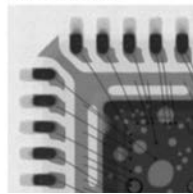


Abb. 15: Röntgenuntersuchungen der QFN-Bauteile

nach Rework (A), sie zeigen keine Hohlräume auf. Bei den anderen Kontakten gibt es zwar leichte Abweichungen zum Original, die aber keine signifikante Auffälligkeit darstellen.

## 1.7 Materialanalyse

Die Zusammensetzung der Legierung in der Lötstelle wurde mittels Röntgenfluoreszenzanalyse (RFA) näher bestimmt. *Abbildung 16* zeigt schematisch den Aufbau des Analyseverfahrens. Eine Probe wird mit Röntgenstrahlung beschossen. Diese dringt bis ca. 100 µm in die Probe ein. Aus dem Spektrum der zurückgestreuten charakteristischen Röntgenstrahlung können dann die im Material enthaltenen Elemente bestimmt werden.

Im Folgenden werden die Messergebnisse der RFA für die SOP-Bauteile näher vorgestellt. *Abbildung 17* zeigt schematisch die Messgeometrie des Aufbaus. Es wird die Lötstelle vor einem SOP-Pin vermessen.

nalbestückten Bauteilen konnte beim Wachstum der IMP aber kein Unterschied festgestellt werden (*Tab. 3*). Dies lässt sich damit begründen, dass die Reworksysteme die Temperaturen im Lötprozess sehr genau nachbilden und die nicht manipulierten Bauteile nur für kurze Zeit auf etwa 100 °C erwärmt werden. In diesem Bereich beträgt die Wachstumsrate der IMP nur 21 nm/h.

## 1.6 Röntgenanalyse

Die Röntgenanalyse zeigt in nahezu allen Lötstellen einen Anteil von Hohlräumen bzw. Voids (helle Flecken im Röntgenbild). Am auffälligsten sind die Balls der BGA-Bauteile

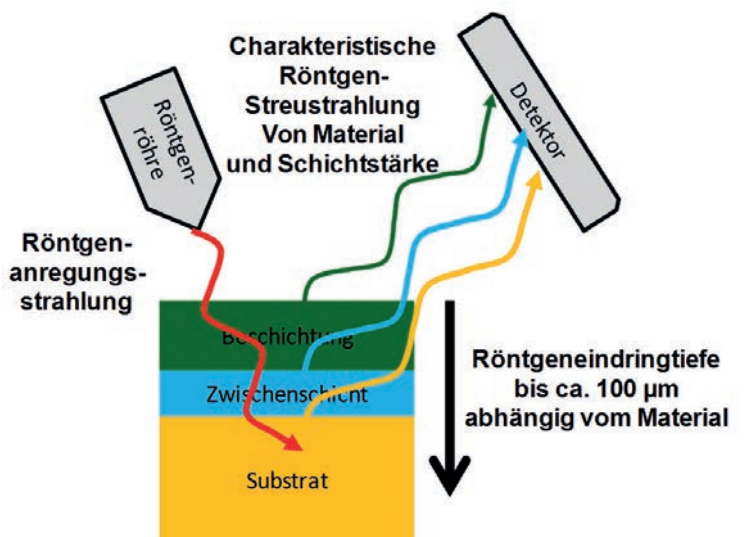


Abb. 16: Schematischer Aufbau der Röntgenfluoreszenzanalyse

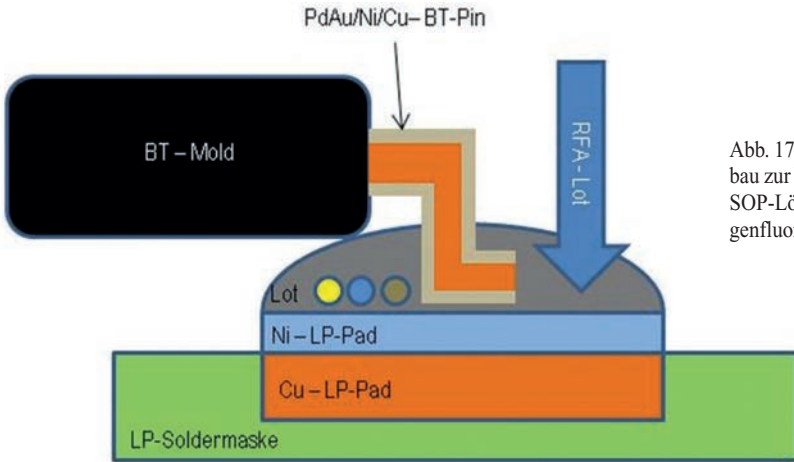


Abb. 17: Schematischer Aufbau zur Vermessung einer SOP-Lötstelle mittels Röntgenfluoreszenzanalyse

Tabelle 4 zeigt die Messergebnisse für sechs relevante Elemente in unterschiedlichen Phasen des Rework-Prozesses. Der Bleigehalt (Pb) ist allgemein sehr gering. Dies ist typisch, da bleifreie Lotpasten verwendet werden. Die Lotpaste ist eine typische SAC-Legierung (Sn-Ag-Cu) mit einem Silberanteil von 3,5 %. Interessant ist, dass ein reines Aufschmelzen der Lotpaste auf einem Pad der Leiterplatten das Gold der ENIG-Oberflächenbeschichtung löst und dieses anschließend im Lötzinn gemessen werden kann. Die Pins selbst weisen eine Nickel-Palladium-Gold-Beschichtung auf. Durch das Verlöten der Bauteile steigen die Gold- und Palladium-Anteile in der Lötstelle an. Wird jetzt das Bauteil im Rework-Prozess abgelötet und das Restlot auf dem Pad entfernt, sinken die Gold- und Palladium-Anteile wieder.

Durch das Aufbringen eines neuen SOP-Bauteils mit einer SAC-Lotpaste wird nicht in gleichem Maße Gold und Palladium der Lötstelle im Rework-Prozess gelöst. Daher weisen die manipulierten Lötstellen im Vergleich zum Originalzustand einen geringeren Gold- und Palladium-Anteil auf.

Tab. 4: Röntgenfluoreszenzanalyse der elementaren Zusammensetzung einer SOP-Lötstelle

| Sn                                                                                                               | Ag       | Au     | Pd     | Sb     | Pb   |
|------------------------------------------------------------------------------------------------------------------|----------|--------|--------|--------|------|
| <b>Reine Lotpaste</b>                                                                                            |          |        |        |        |      |
| 96,53                                                                                                            | 3,59     | 0,00   | 0,00   | 0,00   | 0,02 |
| <b>Lotpaste auf Leiterplatte umgeschmolzen (ohne Bauteil)</b><br>(Vergleich mit Lotpaste)                        |          |        |        |        |      |
| ↓ 95,68                                                                                                          | (↓) 3,08 | ↑ 0,50 | 0,01   | 0,25   | 0,03 |
| <b>Beschichtung der SOP-Pins</b>                                                                                 |          |        |        |        |      |
| 0,00                                                                                                             | 0,00     | 19,9   | 80,1   | 0,00   | 0,00 |
| <b>Legierung der Lötstelle der bestückten LP im Originalzustand</b><br>(Vergleich mit Lotpaste auf LP)           |          |        |        |        |      |
| ↓ 93,21                                                                                                          | ↑ 5,12   | ↑ 0,87 | ↑ 0,38 | ↓ 0,01 | 0,08 |
| <b>Legierung auf den LP-Pads nach Abnahme der Bauteile und Restlotentfernung (Vergleich mit Originalzustand)</b> |          |        |        |        |      |
| ↑ 95,81                                                                                                          | ↓ 3,07   | ↓ 0,66 | ↓ 0,05 | ↑ 0,26 | 0,05 |
| <b>Legierung der Lötstelle mit manipuliertem Bauteil (Vergleich mit Originalzustand)</b>                         |          |        |        |        |      |
| ↑ 95,34                                                                                                          | ↓ 3,21   | ↓ 0,59 | ↓ 0,18 | ↑ 0,36 | 0,03 |

Tendenz: ↑ zunehmend, (↑) schwach zunehmend, ↓ abnehmend, (↓) schwach abnehmend

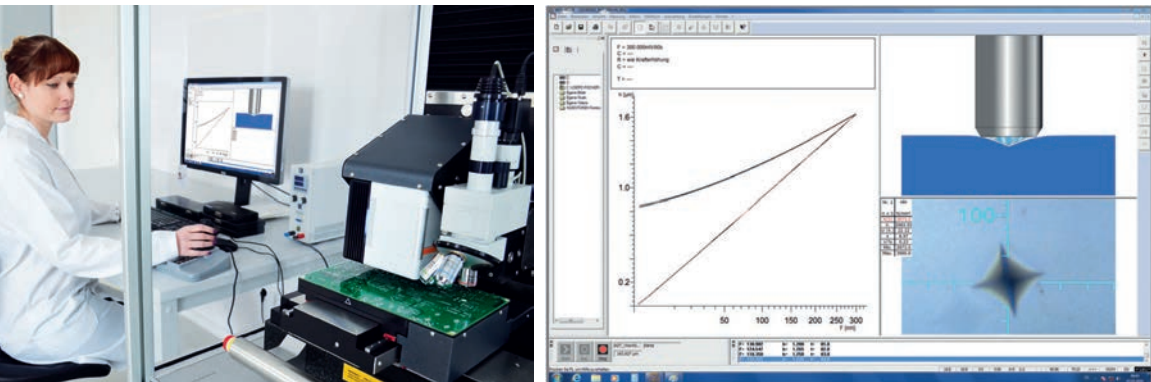


Abb. 18: Links ist der Messaufbau und rechts die Messkurve mit Eindruckstelle zu sehen

### 1.8 Härtmessung mittels Nanoindentation

Um die Härte einer Leiterplatte zwischen dem Originalzustand und den manipulierten Leiterplatten zu analysieren, wurde die Nanoindentation verwendet. Ein Verfahren, bei dem ein sehr kleiner Stift mit einer Diamantspitze und spezieller Form in das zu untersu-

chende Material eingedrückt und dabei Eindringtiefe und Kraft aufgezeichnet werden (Abb. 18). Mit dem Verfahren lässt sich eine Vielzahl von Kennwerten errechnen (z. B. Eindringmodul, Eindringhärte, Martenshärte und Vickershärte).

Zur Ermittlung der durchschnittlichen Eindringhärte wurden auf den unterschiedlichen Sub-Leiterplatten 25 Messwerte auf einem Feld von 5 x 5 Messpunkten ermittelt (Abb. 20).

Wie Abbildung 19 verdeutlicht, steigt die Eigenhärte der Leiterplatten durch den Rework-Prozess an. Der Anstieg der Härte lässt sich durch das Ausgasen von Weichmachern aus dem Harzmaterial der Leiterplatte aufgrund der hohen Temperaturen während des Rework-Prozesses erklären.

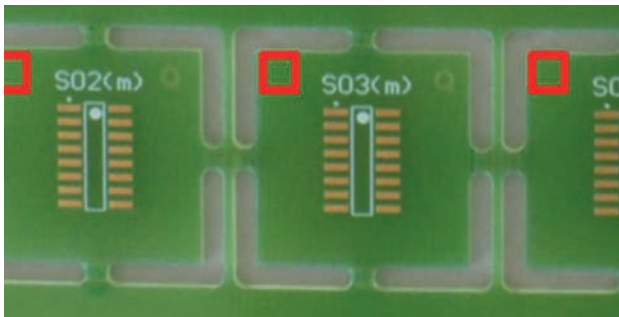


Abb. 19: Sub-Leiterplatte mit markierter Messstelle für Nanoindentation mit 5x5 Messstellen

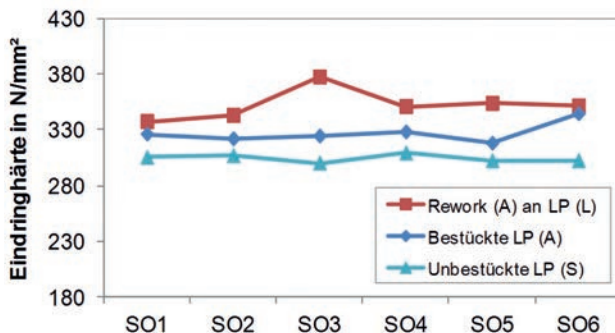


Abb. 20: Messung der Eindringhärte

### 1.9 Fazit

Die vorgestellte Studie verdeutlicht, dass durch einen Rework-Prozess an einer Leiterplatte u. a. folgende Auffälligkeiten auftreten können. Weitere mögliche Auffälligkeiten sind in Literaturangabe [2] zu finden.

Auffälligkeiten an der Leiterplatte:

- Verfärbung des Harzmaterials
- Flussmittlrückstände
- Eindringhärte der Leiterplatte steigt an



Auffälligkeiten am elektrischen Kontakt:

- Lotmengenunterschiede
- Hohlräume bzw. Voids in den Lötstellen
- Die elementare Zusammensetzung der Lötstelle ändert sich merklich (z. B. Gold, Palladium und Antimon)

## 2 Analyse von Mobiltelefonen

An Baugruppen von Mobiltelefonen (Samsung Galaxy S III i9300) sollte geklärt werden, welche Auffälligkeiten sich zeigen, wenn ein Bauteil aus- und nach einem Rework-Prozess wieder eingelötet wird. Das ausgetauschte Bauteil ist ein BGA, das mit einem Underfill mit der Leiterplatte verklebt ist, was häufig bei Mobiltelefonen zum Schutz der Bauteile der Fall ist.

### 2.1 Ablauf

Im ersten Schritt wird die Leiterplatte auf ca. 150 °C erwärmt, um das Underfill-Material rund um das Bauteil einschneiden zu können. Das Einschneiden ist wichtig, damit keine benachbarten Bauteile während des Rework-Prozesses abgehoben werden (Abb. 21).

Das BGA-Bauteil wird dann mit einem speziellen Werk-

zeug während des Rework-Prozesses bei einer Temperatur von ca. 240 °C abgehoben. Sowohl das Bauteil als auch die Leiterplatte werden von den Underfill- und Lotresten gereinigt. Anschließend werden in einem Reballing-Schritt neue Lotkugeln auf die Unterseite des Bauteils aufgebracht. Danach wird das Bauteil in Flussmittel gedippt und wieder auf der Leiterplatte verlötet.

### 2.2 Auffälligkeiten

Abbildung 22 zeigt das BGA-Bauteil nach dem Reballing- und Rework-Prozess im Vergleich zu einem Originalbauteil.

Auf der Leiterplatte zeigen sich Rückstände des Underfill-Materials sowie Kratzer, auch sind einige

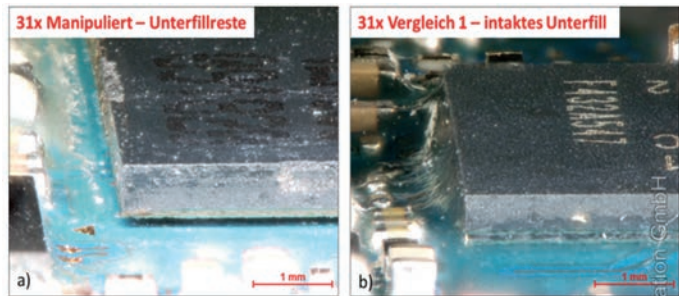


Abb. 22: a) Manipuliertes Bauteil nach Rework- und Reballing-Prozess, b) Intaktes Originalbauteil

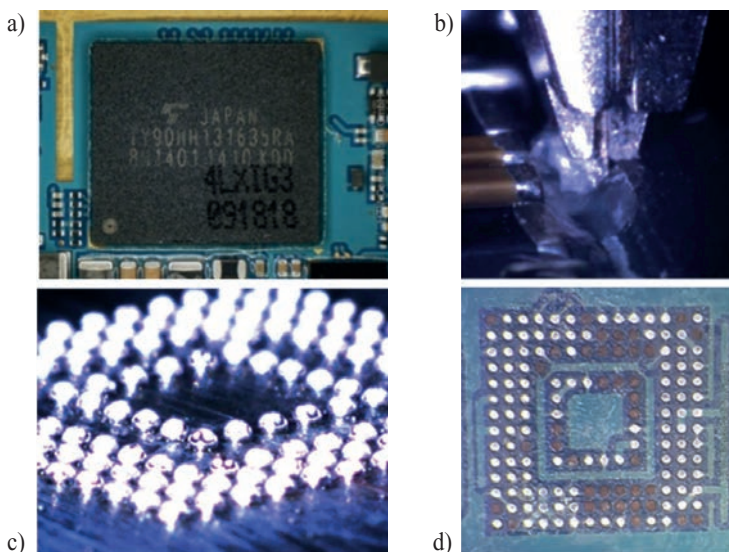


Abb. 21: a) BGA-Bauteil auf der Leiterplatte, b) Einschneiden des Underfill am Rand des Bauteils, c) Bauteilunterseite nach dem Reballing, d) Leiterplattenoberfläche nach dem Reinigen – einige Pads wurden beim Auslötprozess abgerissen

Pads für die elektrische Kontaktierung des Bauteils abgerissen. Auf dem elektronischen Bauteil finden sich ebenfalls Reste des Underfill-Materials und Kratzer. Die elektrische Funktion ist nach dem Rework-Prozess nicht mehr gegeben.

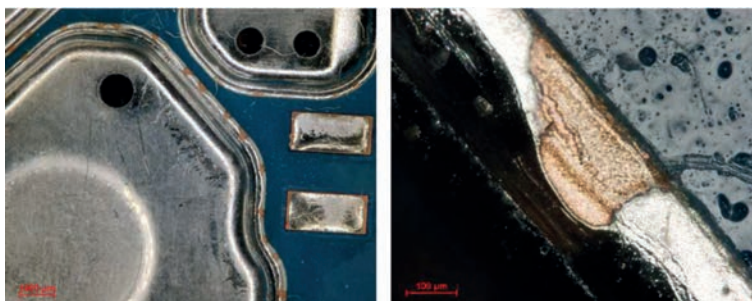


Abb. 23: Schutzblech (links) und vergrößerte Verfärbung auf dem Rand des Blechs (rechts)

## 2.3 Fazit

Es ist möglich, ein Bauteil mit Underfill von einer Leiterplatte abzunehmen und über einen Reballing-Prozess wieder auf eine Leiterplatte aufzubringen. Die Leiterplatte darf bei dem Prozess aber nicht beschädigt werden, da sonst die elektrische Funktion nach dem Löten eventuell nicht mehr gegeben ist. Damit eine derartige Nacharbeit funktioniert und später als solche nicht mehr erkennbar ist, muss der Prozess des Austauschs sehr vorsichtig und mit sehr viel Erfahrung durchgeführt werden.

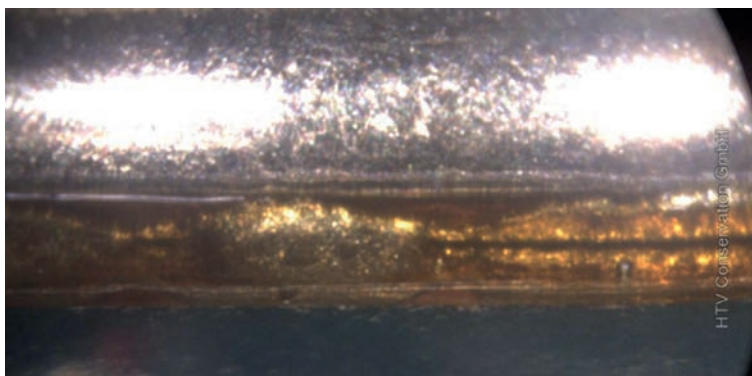


Abb. 24: Seitlicher Blick in die Lötstelle des Blechs – Mangelhafte Benetzung und sogar ein Spalt zwischen Blech (oben) und Leiterplatte (unten) sind sichtbar

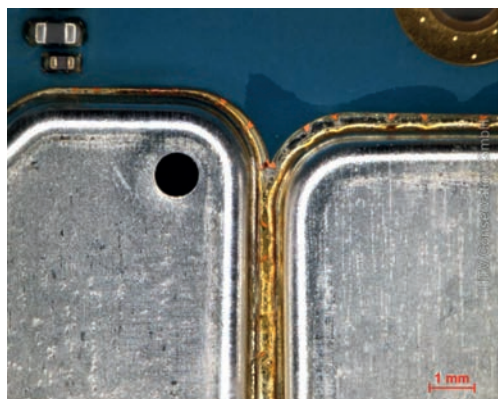


Abb. 25: Originalblech ohne Rework (links), getauschtes Blech nach dem Rework-Prozess (rechts)

## 3 Wechsel von Schutzblechen

Dritte untersuchte Möglichkeit der Manipulation von Baugruppen war das Abheben und Wiederaufsetzen von speziellen Schutzblechen. Von der Platine eines BlackBerry-Mobiltelefons des Typs Z30 wurde für den Test eines der Schutzbleche abgehoben, die Lötstelle auf der Leiterplatte mit Flussmittel benetzt und das Blech anschließend wieder aufgelötet.

Die Untersuchung sollte auch klären, um welche Art von Verfärbung es sich auf dem Blech handelt (Abb. 23) und ob diese Verfärbung auch noch nach einem Rework-Prozess erkennbar ist.

### 3.1 Ergebnisse

Abbildung 24 zeigt im seitlichen Blick in die Lötstelle, dass das Lötzinn den Schlitz zwischen Leiterplatte und Blech nicht gleichmäßig ausfüllt und es sogar Bereiche gibt, in denen das Lötzinn Leiterplatte und Blech gar nicht verbindet. Die verfärbten

Bereiche sind die Zonen, die nur von Flussmittel gefüllt wurden. Diese ungleichmäßige Benetzung beruht wahrscheinlich auf einer mangelhaften Lötbarkeit der Bleche und zum anderen auf einer zu geringen Menge an Lotpaste.

Abbildung 25 zeigt das getauschte Blech nach dem Nachbearbeitungsprozess. Die auffällige Färbung am Rand bildet sich auch nach dem Rework aus. Ein Unterschied zum Originalblech ist kaum erkennbar.

In einem Rework-Prozess können jegliche Schutzbleche leicht getauscht werden und die Lötstellen am Rand der Bleche kommen im visuellen Erscheinungsbild dem Originalzustand sehr nahe.

## 4 Zusammenfassung

Die Studie beleuchtet verschiedene Aspekte, die beim Nacharbeiten einer elektronischen Baugruppe berücksichtigt werden müssen. Tabelle 5 zeigt abschließend übersichtlich mögliche Analyseverfahren und damit gefundene Auffälligkeiten.

Durch einen Rework-Prozess können unterschiedliche Abweichungen von der Originalbaugruppe auftreten. Abhängig davon, wie gut das Nacharbei-

**Tab. 5: Verschiedene Analyseverfahren und damit gefundene Auffälligkeiten**

| Analyse                 | Mögliche Auffälligkeiten bei elektronischen Baugruppen mit Rework                                                                                            |
|-------------------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------|
| Visuell / Mikroskopisch | Verfärbungen und Verformungen der LP, Unterschiede bei der Lotmenge und den Flussmittelresten in den Lötstellen, Verschmutzungen, Kratzer und Underfillrste. |
| Schliffbilder           | Applikationsart der Lotpaste erkennbar, Abstand zwischen BT und LP z.T. unterschiedlich (Lotmengenunterschied), Analyse des Feingefüges.                     |
| Intermetallische Phase  | Keine signifikanten Unterschiede beim IMP-Wachstum.                                                                                                          |
| Röntgen                 | Unterschiede bei den Fehlstellen in den BGA-Balls und QFN-Bauteilen, Unterschiede bei der Lotmenge z. B. bei den SOP-Bauteilen.                              |
| RFA                     | Bei SO-Bauteilen Nachweis durch Änderungen von Au und Pd-Anteil in der Lötstelle.                                                                            |
| Nanoindentation         | Änderung der Härte der Leiterplatten durch das Rework.                                                                                                       |

ten nach dem Rework-Prozess ausgeführt wird, sind diese leichter oder schwerer zu erkennen. -dir/vk-  
www.htv-gmbh.de

## Literatur

- [1] Thomas Kuhn; Henry Schäf; Wiebke Valouch: Lötzinn-Analyse, HTV GmbH, Forschungsprojekt für das Bundesamt für Sicherheit in der Informationstechnik, Projekt 249, 15.11.2016
- [2] ZVEI: Rework of Electronic Assemblies – Qualifiable Processes for Rework. German Electrical and Electronic Manufacturers' Association, November 2017



# **zollner**

 **electronica** 2018

Messe München | 13.–16. November 2018

**Besuchen Sie uns!  
Halle A1 · Stand 159**